



université PARIS-SACLAY

# COOPÉRATION ENTRE LE COMPILATEUR ET LE SUPPORT EXÉCUTIF POUR LE PARALLÉLISME MULTI-PARADIGME EN CALCUL HAUTE PERFORMANCE PAR PATRICK CARRIBAULT

Présentée par : Patrick Carribault Discipline : informatique

## Résumé :

L'évolution des architectures matérielles dans le domaine du calcul haute performance introduit de nouveaux défis informatiques pour la recherche et l'industrie. Depuis 2010, les supercalculateurs ont atteint le seuil du Petaflops, permettant à un programme d'exécuter jusqu'à  $10^{15}$  opérations flottantes par seconde. Mais depuis ces 5 dernières années, plusieurs concepts d'architectures ont vu le jour pour préparer les prochaines générations de grappe de calcul.

En effet, l'ère de l'Exaflops ( $10^{18}$  opérations flottantes par seconde) doit démarrer vers la fin de cette décennie. Même si ce but est encore lointain, le temps de préparation est très court pour faire évoluer l'environnement logiciel et mettre à jour les applications scientifiques. Ainsi, l'évolution des codes existants peut passer par le mélange de modèles de programmation parallèle pour gérer efficacement toutes les ressources de calcul (cœurs et mémoires distinctes). Mais ce mélange peut être complexe à mettre en

œuvre, impliquant alors une coopération entre différents éléments de la pile logicielle comme le compilateur et les supports exécutifs. Cette présentation discute des recherches que j'ai faites durant ces 7 dernières années sur les évolutions possibles de cette pile logicielle (compilateurs et supports exécutifs) en dégagant les contributions suivantes : (i) la conception d'un support exécutif unifié MPI+OpenMP réduisant le surcout du mélange, (ii) une gestion fine des ressources de calcul et mémoire sur différents types d'architecture et (iii) une extension du support du compilateur pour améliorer le mélange des modèles de programmation et aider les développeurs à déboguer leur code parallèle.

### **Abstract:**

The current evolution of high-hand hardware architecture leads to interesting problems for computer-science research and industry. Since 2010, supercomputers reached the Petaflops threshold allowing a program to run at the speed of  $10^{15}$  floating-point operations per second. But during the last five years, various computer-architecture designs arose to prepare the next generation of clusters.

Indeed, the Exascale era ( $10^{18}$  floating-point operations per second) is predicted to appear by the end of this decade or, at least, early after the 2020 horizon. Even if this goal is still years away, the time to prepare the software environment (and update the applications) is really short. One way for those scientific applications to reach the Exascale milestone is to extend the parallelism from MPI to MPI+X. For this purpose, the whole software environment should evolve too. Indeed, the underlying runtime systems of each programming model have to be aware of each other to deal with resource allocation (cores and different memories). Because mixing parallel programming can be a tough trial, the whole toolchain should help this transition from the compiler to the runtime. This presentation brings together the research I conducted during the last 7 years about the possible evolutions for the software stack (compilers and runtime systems) and makes the following contributions: (i) design of a unified MPI+OpenMP runtime lowering the overhead and exposing additional features e.g., taxonomy for thread placement, (ii) resource management for both cores and memory tested on different architectures (CPUs and GPGPUs), and (iii) compiler support for parallel programming models including interaction with the runtime systems for data placement and debugging tools for various parallel paradigms.

## INFORMATIONS COMPLÉMENTAIRES

**Jean-François MEHAUT**, Professeur des Universités, à l'Université Grenoble  
1/Laboratoire d'Informatique de Grenoble (LIG) - UMR n°5217 -

Montbonnot-Saint-Martin - Rapporteur

**Mathias MÜLLER**, Professeur des Universités, à l'Université d'Aachen - Aachen (Allemagne) - Rapporteur

**David PADUA**, Professeur des Universités, à l'Université d'Illinois - Urbana (Illinois - Etats-Unis) - Rapporteur

**William JALBY**, Professeur des Universités, à l'Université de Versailles Saint-Quentin-en-Yvelines/Laboratoire Parallélisme Réseaux Systèmes Modélisation (PRISM) - Versailles - Tuteur

**Allen MALONY**, Professeur des Universités, à l'Université d'Oregon/Department of Computer and Information Science - Eugene (Oregon - Etats-Unis) - Examineur

Jim ANG, Directeur Technique, au Laboratoire National de Sandia - Albuquerque (Nouveau Mexique - Etats-Unis) - Invité

**Pascale ROSSE-LAURENT**, Architecte Expert, à Bull - Echirrolles - Invitée

**Contact :** dredval service FED : [theses@uvsq.fr](mailto:theses@uvsq.fr)